

PATENT ABSTRACTS OF JAPAN

(11)Publication number : 11-225133

(43)Date of publication of application : 17.08.1999

(51)Int.Cl. H04L 1/00
G06F 11/10
H03M 13/12

(21)Application number : 10-025574

(71)Applicant : FUJITSU LTD

(22)Date of filing : 06.02.1998

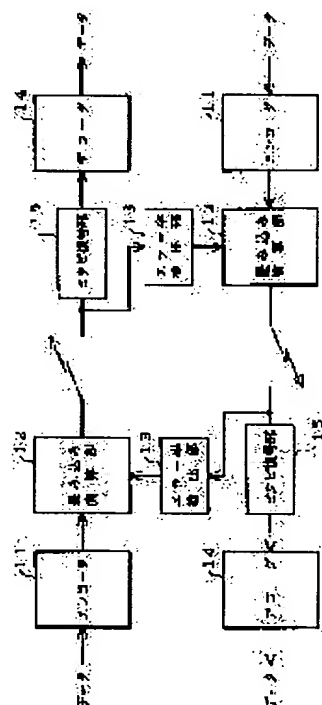
(72)Inventor : MUKAI ATSUYUKI
EGUCHI OSAHIDE

(54) ERROR CORRECTION/CODING DECODING DEVICE

(57)Abstract:

PROBLEM TO BE SOLVED: To reduce the power consumption statistically by changing adaptively the error correction capability depending on a channel state.

SOLUTION: In a system where a communications equipment sends/receives signal data by a radio wave, the communications equipment is provided with an error rate detection section 13 that detects an error rate of received signal data and a convolution arithmetic section 12 that varies a generation polynomial of convolution arithmetic operation at a transmitter side based on an output of the error rate detection section 13. Through the configuration above, generation polynomial from the convolution arithmetic section 12 is decided depending on a degree of the error by the error rate detection section 13.



LEGAL STATUS

[Date of request for examination]

[Date of sending the examiner's decision of rejection]

THIS PAGE BLANK (USPTO)

[Kind of final disposal of application other than
the examiner's decision of rejection or
application converted registration]

[Date of final disposal for application]

[Patent number]

[Date of registration]

[Number of appeal against examiner's
decision of rejection]

[Date of requesting appeal against examiner's
decision of rejection]

[Date of extinction of right]

Copyright (C); 1998,2003 Japan Patent Office



THIS PAGE BLANK (USPTO)

(19)日本国特許庁 (J P)

(12) 公 開 特 許 公 報 (A)

(11)特許出願公開番号

特開平11-225133

(43)公開日 平成11年(1999) 8月17日

(51)Int.Cl.⁶

識別記号

F I

H 0 4 L 1/00

H 0 4 L 1/00

E

G 0 6 F 11/10

3 3 0

G 0 6 F 11/10

3 3 0 N

H 0 3 M 13/12

H 0 3 M 13/12

審査請求 未請求 請求項の数 4 O L (全 11 頁)

(21)出願番号 特願平10-25574

(22)出願日 平成10年(1998) 2月 6日

(71)出願人 000003223

富士通株式会社

神奈川県川崎市中原区上小田中4丁目1番
1号

(72)発明者 向 厚幸

福岡県福岡市博多区博多駅前三丁目22番8
号 富士通九州ディジタル・テクノロジ株
式会社内

(72)発明者 江口 修英

福岡県福岡市博多区博多駅前三丁目22番8
号 富士通九州ディジタル・テクノロジ株
式会社内

(74)代理人 弁理士 井島 藤治 (外1名)

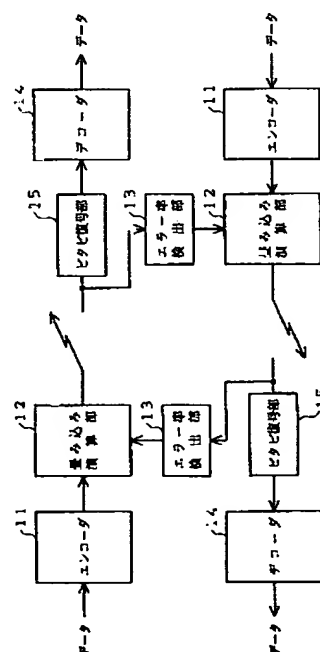
(54)【発明の名称】 誤り訂正符号・復号装置

(57)【要約】

【課題】 本発明は誤り訂正符号・復号装置に関し、誤り訂正能力を回線状態に応じて適応的に変化させて、統計的な低消費電力を図ることができる誤り訂正符号・復号装置を提供することを目的としている。

【解決手段】 通信装置により無線で信号データを送受信するシステムにおいて、前記通信装置内に、受信した信号データのエラー率を検出するエラー率検出部と、該エラー率検出部の出力により、送信する側の畳み込み演算の生成多項式を可変する畳み込み演算部とを具備して構成する。

本発明の原理ブロック図



【特許請求の範囲】

【請求項1】 通信装置により無線で信号データを送受信するシステムにおいて、前記通信装置内に、受信した信号データのエラー率を検出するエラー検出部と、該エラー検出部の出力により、送信する側の畳み込み演算の生成多項式を可変する畳み込み演算部とを具備することを特徴とする誤り訂正符号・復号装置。

【請求項2】 前記エラー検出部の出力を受けて前記畳み込み演算部の生成多項式を決定する切り換え制御部を設けることを特徴とする請求項1記載の誤り訂正符号・復号装置。

【請求項3】 前記畳み込み演算部に生成多項式の次数を与える生成多項式部を設けることを特徴とする請求項1記載の誤り訂正符号・復号装置。

【請求項4】 畳み込み演算部の多項式と、拘束長と、信頼度テーブルよりなるビタビ復号ユニットを設けることを特徴とする請求項1記載の誤り訂正符号・復号装置。

【発明の詳細な説明】**【0001】**

【発明の属する技術分野】本発明は誤り訂正符号・復号装置に関する。

【0002】

【従来の技術】音声信号処理を行なう通信装置において、伝送路におけるビット誤りの発生は不可避である。特に無線系の伝送路上では、ビタビ復号等を用いた高品位の誤り訂正方式が用いられる。しかしながら、ビタビを用いる誤り訂正方式は、高い処理能力を持つプロセッサ或いは専用のハードウェアが必要であり、限らない低消費電力が求められる携帯端末では、必要な機能であるにも拘らず、消費電力削減が困難な機能である。

【0003】図11は従来システムの構成例を示すブロック図である。図において、1は音声データをエンコードするエンコーダ、10は音声データをデコードするデコーダである。これらエンコーダとデコーダとで音声コーデックを構成している。エンコーダ1から出力された音声符号語は、復号に不可欠な重要ビットと、多少の誤りを許容するビットとに分類され、重要ビットに対して誤り対策が施される。

【0004】分類された重要ビットは、CRC部2でCRCビットが付加され、畳み込み演算部3で畳み込み演算がなされる。この畳み込み演算がなされた重要ビットと、多少の誤りを許容するビットとでフレームデータを構成する。VAD (Voice Active Detector) 処理部5は、入力音声の無音検出を行なう。該VAD処理部5は、符号語ではなく入力音声を直接の入力信号とし、無音区間の検出を行ない、回線インタフェース4で先のフレームデータの送出/停止制御を

行なう。

【0005】また、VAD処理部5からは、無音区間の先頭と末尾を表わすユニークコードをフレームデータの代わりに出力する。無線伝送路を経て回線インタフェース6で受信したフレームデータは、ビタビ復号部7でビタビ復号を行なう。一方で、無音信号のユニークコードは、VAD処理部9で検出され、無音処理を行なうようにデコーダ10に対して指示を行なう。

【0006】ビタビ復号部7で畳み込み符号化されたデータのみビタビ復号化されたフレームデータは、CRC部8でCRCチェックを受けた後、デコーダ10で再生音声となる。ここで、畳み込み演算部3における生成多項式によって、1/2レート符号化(ビット長が1/2になるような符号化)が行なわれるが、多項式及び次数により、ビタビ復号処理の大小が決定され、かつビタビ復号部7でのビタビ復号部のパス信頼度により、誤り訂正能力が決定される。

【0007】

【発明が解決しようとする課題】現在、これらの多項式、次数、パス信頼度は標準化により、固定化されており、クリアな回線も、品質の悪い回線も同様に誤り訂正・復号を行なっている。しかしながら、常時同様の処理を行なうことにより常に処理量に冗長性があり、携帯端末として電池寿命の延命効果には寄与していない面がある。

【0008】本発明はこのような課題に鑑みてなされたものであって、誤り訂正能力を回線状態に応じて適応的に変化させて、統計的な低消費電力を図ることができる誤り訂正符号・復号装置を提供することを目的としている。

【0009】

【課題を解決するための手段】(1)図1は本発明の原理ブロック図である。図において、11は入力データをエンコードするエンコーダ、12は該エンコーダ11の出力に畳み込み演算を行なう畳み込み演算部、13はエラー検出を行なって、該エラー検出結果に基づき畳み込み演算部12の生成多項式の次数を決定するエラー率検出部、14は入力された信号データをデコードして出力するデコーダである。

【0010】この発明の構成によれば、エラー率検出部13によるエラーの程度に応じて、畳み込み演算部12の生成多項式を決定しているので、誤り訂正能力を回線状態に応じて適応的に変化させて、統計的な低消費電力を図ることができる。

【0011】(2)この場合に応じて、前記エラー率検出部13の出力を受けて前記畳み込み演算部12の生成多項式を決定する切り換え制御部を設けることを特徴としている。

【0012】この発明の構成によれば、エラー率検出部13のエラーの程度に応じて、切り換え制御部が畳み込

み演算部12の生成多項式を決定することができる。

【0013】また、前記畳み込み演算部に生成多項式の次数を与える生成多項式部を設けることを特徴としている。

【0013】この発明の構成によれば、生成多項式部により、畳み込み演算部12に最適な生成多項式の次数を与えることができる。

【0014】更に、畳み込み演算部の多項式と、拘束長と、信頼度テーブルよりなるビタビ復号ユニットを設けることを特徴としている。

【0014】この発明の構成によれば、ビタビ復号ユニットによりデータの復号を行なうことができる。

【0015】

【発明の実施の形態】以下、図面を参照して本発明の実施の形態例を詳細に説明する。図2は本発明の一実施の形態例を示すブロック図である。図1と同一のものは、同一の符号を付して示す。図中、ハッチングで示す信号線は本発明で新しく追加したものである。図の送信側において、11はデータを受けてエンコードするエンコーダ、20は該エンコーダ11の出力にCRC演算を施すCRC演算部、12は該CRC演算部20の出力に畳み込み演算を施す畳み込み演算部である。

【0016】23は該畳み込み演算部12の出力を受けて無線伝送路上に送出する回線インタフェースである。21はエンコーダ11の出力を受けて無音区間を検出するVAD処理部である。

【0017】図の受信側において、26は無線伝送路を介して音声信号データを受信する回線インタフェース、27は該回線インタフェース26の出力を受けてビタビ復号を行なうビタビ復号部である。28は該ビタビ復号部27の出力を受けてCRCに基づくデータの誤り訂正を行なうCRC演算部である。14は回線インタフェース26で受信したデータをビタビ復号と誤り訂正を行なった後、復号して送出するデコーダである。29は受信した信号の無音区間を検出してデコーダに与えるVAD処理部である。このように構成されたシステムの動作を説明すれば、以下の通りである。

【0018】通常、エンコーダ側の畳み込み演算部12は、生成n次の多項式を用いて畳み込み演算を行なっているものとする。この場合において、回線インタフェース23から送信するデータ中に、デコーダにはどの生成多項式を用いるかを固定パラメータとして組み込んで通信する。回線インタフェース26で、データを受信している間、伝送路にフェージング（反射による干渉により受信波形が変化すること）等の誤りが挿入される。従って、このパラメータにも誤りが挿入されることになる。

【0019】受信側では、エラー率検出部13でパラメータ内のエラー率を算出し、切り換え制御部24に通知する。切り換え制御部24では、この通知情報を基に自己の畳み込み演算部12の生成多項式を切り換え、誤り耐性を強くする。同時に、切り換わった固定パラメータ

を相手装置に送出する。送出信号を受けた装置側では、切り換え制御部24により、畳み込み演算部12の生成多項式を切り換える。

【0020】この実施の形態例によれば、エラー率検出部13によるエラーの程度に応じて、畳み込み演算部12の生成多項式を決定しているので、誤り訂正能力を回線状態に応じて適応的に変化させて、統計的な低消費電力を図ることができる。

【0021】図3は本発明におけるエンコーダの構成例を示すブロック図である。図において、12aはCRCビット付加後の符号語である。このデータに対して、生成多項式ユニット12b内の何れかの多項式を用いて、演算部12cにより畳み込み演算が行なわれる。演算結果は、回線インタフェースユニット23に送出される。

【0022】エラー状態情報24aが切り換えスイッチユニット24に入力されると、該切り換えスイッチユニット24は、生成多項式12bに切り換え情報を与える。生成多項式12bは切り換え情報に基づき、特定の多項式を選択し、演算部12cに与える。演算部12cは、CRC後のエンコーダ符号語12aに対して、特定の多項式を用いて畳み込み演算を行なう。畳み込みユニット12からは、畳み込み後の符号語12dの他に、VADユニークコード12e、パラメータ12fが回線インタフェースユニット23に与えられる。回線インタフェースユニット23は、VAD切り換えスイッチ23aにより、パラメータをVADユニークコードの次のフレームで出力する。

【0023】この実施の形態例によれば、生成多項式部により、畳み込み演算部12に最適な生成多項式を与えることができる。図4は本発明における切り換え制御部の構成例を示すブロック図である。（a）はマニュアルで行なう場合を、（b）は自動で行なう場合を示す。

（a）の場合、デコーダで検出した誤り率（エラー状態情報）を外部モニタ（表示部）24cに表示し、オペレータがその表示を見て、マニュアルスイッチ24dによりマニュアルで切り換える。（b）の場合には、エラー状態情報を受けて、デコーダ24eが切り換え情報を出力する。

【0024】この実施の形態例によれば、エラー率検出部13のエラーの程度に応じて、切り換え制御部24が畳み込み演算部12の生成多項式を決定することができる。次に、図3を用いて畳み込みユニットの動作について説明する。12bで生成多項式を選択する。多項式は、0次（誤り対策なし）～n次まで可変とする。畳み込みユニット12からは、符号語及び固定パラメータ12fを送出する。この固定パラメータは、現在どの多項式を使用しているかを示すものであり、例えばエラーフリーの場合オール“0”、次数3の場合“3333H”の繰り返しパターン×フレームビット長÷16ビット”等、予め用意する。即ち、n種類の固定パターンを用意

する。畳み込みユニット12の出力は、畳み込み符号化された音声符号語、固定パラメータであり、回線インタフェース23に接続する。

【0025】図5は生成多項式切り換え原理の説明図である。入力 0 次～ 5 次までの何れかに接続される。そして、その選択はスイッチSW1～SW5のオン/オフ制御により得られる。それぞれの方向から排他的論理和ゲートEORに入り、 $G1(x)$ 、 $G2(x)$ として出ていく。

【0026】スイッチSW0～SW5を閉じた時の生成多項式は以下になる。

$$G1(x) = 1 + X^2 + X^4 + X^5$$

$$G2(x) = 1 + X^1 + X^2 + X^3 + X^5$$

ここで、例えばスイッチSW5を開けると上記式は次式のようにになる。

$$G1(x) = 1 + X^2 + X^4$$

$$G2(x) = 1 + X^1 + X^2 + X^3$$

図6は畳み込み演算部の構成例を示すブロック図で、ハードウェアで実現する場合を示している。生成多項式の次数はシフトレジスタ50で実現される。このシフトレジスタのビット数を削減すれば、次数を削減でき、増加すれば次数を増加することができる。加算器は排他的論理和回路であるため、シフトレジスタの特定のビットを“0”にすればよいことになる。ここでは、切り換え情報を基にシフトレジスタの論理素子（通常フリップフロップ）をクリアに固定する。

【0027】切り換え情報は、直流レベルで与えられ、“0”の時にスイッチをオフにし、“1”の時にスイッチを閉じる。これら切り換え情報は、論理素子のクリア端子に接続される。

【0028】図7はソフトウェアによる畳み込み演算動作を示すフローチャートである。入力データを読み込むと（S1）、スイッチテーブル12gから切り換え情報を読み取る（S2）。次に、マスク処理を行ない（S3）、畳み込み処理を行なう（S4）。

【0029】次に、回線インタフェースユニットについて説明する。このユニット23は、一般には音声符号語を秘匿するスクランブル機能等を有するが、その詳細は省略する。実際の運用では、本ユニットの後処理として挿入されるからである。通常動作では、音声符号語が入力され、そのまま出力されるが、無音区間が発生し、その無音区間の開始/終了時にVAD切り換えスイッチ23aにより、VADユニークコード12eにスイッチする。畳み込みユニットで発生した固定パラメータは、このVADユニークコード12eの次のフレームで出力される。即ち、無音区間の開始/終了及び無音区間時に n 秒間隔である。

【0030】図8はデコーダの構成例を示すブロック図である。回線インタフェース26には、信号が入力される。そして、回線インタフェース26を通過した信号は

ビタビ復号ユニット7に入る。該ビタビ復号ユニット7には、切り換え制御部からの切り換え情報も入力される。回線インタフェース26で受信したデータは、ビタビユニット7、エラー率検出ユニット13及びVAD処理部9へ分配される。

【0031】エラー率検出ユニット13では、VAD処理部9で検出したユニークコード（VAD処理部9より通知がくる）9aの次のフレームの固定パラメータを検出する。検出方法は、送信側の固定パラメータパターンをテーブルとして持っておき、照合することで行なう。

【0032】照合が一致した場合、その固定パラメータの内容に応じたスイッチコード13bをビタビ復号ユニット7に通知するが、固定パラメータに誤りがあった場合、誤りの程度に応じてスイッチコードを切り換える。例えば、いずれの固定パラメータとも一致していないデータが到着したら、テーブル内の最も近い距離にある固定パラメータを抽出し、決定する。これをビタビ復号ユニット7に通知すると共に、自らのエンコーダ処理内の畳み込みユニット内の生成多項式を切り換えるための情報13aを発信する。

【0033】図9はエラー検出動作を示すフローチャートで、ソフトウェアで実現した場合を示す。VOX処理部からのユニークコードの検出通知がくる（S1）。この通知を検出したかどうかチェックする（S2）。検出した場合には、入力データを読み取り（S3）、固定パラメータテーブル60に記憶されているパラメータデータと検出したパラメータデータとの照合を行なう（S4）。

【0034】照合の結果、一致するものがあるかどうかチェックする（S5）。ない場合には、全固定パラメータとの距離を所定の式で計算する（S6）。距離を求める式は、以下の通りである。

$$\{ (\text{入力}) - (\text{固定パラメータ}) \}^2$$

次に、最小値を検出し（S7）、最小値を示すテーブルアドレスに1を加算して出力する（S8）。一方、ステップS5において一致するものがある場合、一致したテーブルアドレスを出力する（S9）。そして、このパスを何回通過するかカウントする（S10）。そして、 m 回以上通過したかどうかチェックする（S11）。

【0035】 m 回以上通過しなかった場合には、テーブルアドレスに1だけ減算して出力する（S12）。 m 回以上通過した場合には、テーブルアドレスの最大/最小値を超えないようにクリップ処理を行なう（S13）。次に、テーブルアドレス値をエラー状態情報として出力する（S14）。

【0036】図8のビタビ復号ユニット7では、受信した符号語を誤り訂正する。その際、エラー率検出ユニットで指示された拘束長並びに信頼度テーブルを用いて演算する。図10はビタビ復号動作を示すフローチャートである。入力データを受けると（S1）、切り換え情報

を読み取る(S2)。次に、ループカウンタ値を設定し、パス信頼度テーブル番号を設定する(S3)。

【0037】次に、パス信頼度テーブル61を参照してパス信頼度を演算する(S4)。パス信頼度はループカウンタ62と、メモリ63に記憶される。ここで、拘束長の切り換えはループカウンタ62の切り換えによって実現する。次に、パス信頼度とメモリ63から読み出した配列データを基にパスを探索し(S8)、データを出力する(S9)。

【0038】この実施の形態例によれば、ビタビ復号ユニットにより、データの復号を行なうことができる。

【0039】

【発明の効果】以上、詳細に説明したように、本発明によれば、

(1) 通信装置により無線で信号データを送受信するシステムにおいて、前記通信装置内に、受信した信号データのエラー率を検出するエラー率検出部と、該エラー率検出部の出力により、送信側の畳み込み演算の生成多項式を可変する畳み込み演算部とを具備することにより、エラー率検出部によるエラーの程度に応じて、畳み込み演算部の生成多項式を決定しているので、誤り訂正能力を回線状態に応じて適応的に変化させて、統計的な低消費電力を図ることができる。

【0040】(2) この場合に応じて、前記エラー率検出部13の出力を受けて前記畳み込み演算部12の生成多項式を決定する切り換え制御部を設けることにより、エラー率検出部のエラーの程度に応じて、切り換え制御部が畳み込み演算部の生成多項式を決定することができる。

【0041】(3) また、前記畳み込み演算部に生成多項式の次数を与える生成多項式部を設けることにより、生成多項式部により、畳み込み演算部に最適な生成多項式の次数を与えることができる。

【0042】(4) 更に、畳み込み演算部の多項式と、拘束長と、信頼度テーブルよりなるビタビ復号ユニットを設けることにより、ビタビ復号ユニットによりデータの復号を行なうことができる。

【0043】このように、本発明によれば、誤り訂正能力を回線状態に応じて適応的に変化させて、統計的な低消費電力を図ることができる誤り訂正符号・復号装置を提供することができる。

【図面の簡単な説明】

【図1】本発明の原理ブロック図である。

【図2】本発明の一実施の形態例を示すブロック図である。

【図3】本発明におけるエンコードの構成例を示すブロック図である。

【図4】本発明における切り換え制御部の構成例を示すブロック図である。

【図5】生成多項式の切り換え原理の説明図である。

【図6】畳み込み演算部の構成例を示すブロック図である。

【図7】ソフトウェアによる畳み込み演算動作を示すフローチャートである。

【図8】デコードの構成例を示すブロック図である。

【図9】エラー検出動作を示すフローチャートである。

【図10】ビタビ復号動作を示すフローチャートである。

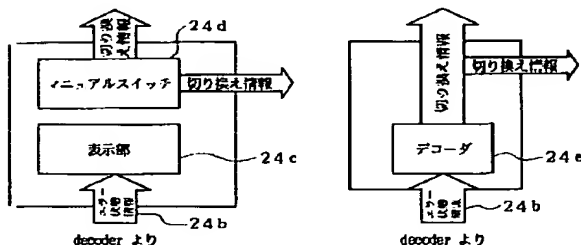
【図11】従来システムの構成例を示すブロック図である。

【符号の説明】

- 11 エンコーダ
- 12 畳み込み演算部
- 13 エラー率検出部
- 14 デコーダ

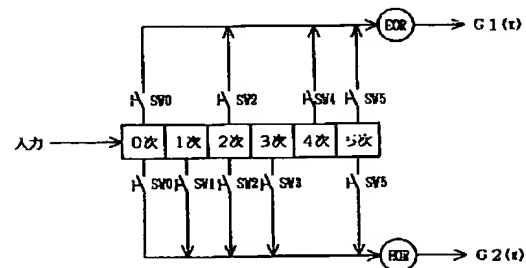
【図4】

本発明における切り換え制御部の構成例を示すブロック図



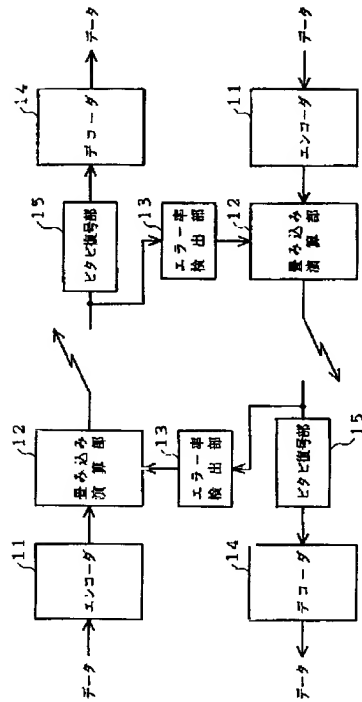
【図5】

生成多項式切り換え原理の説明図



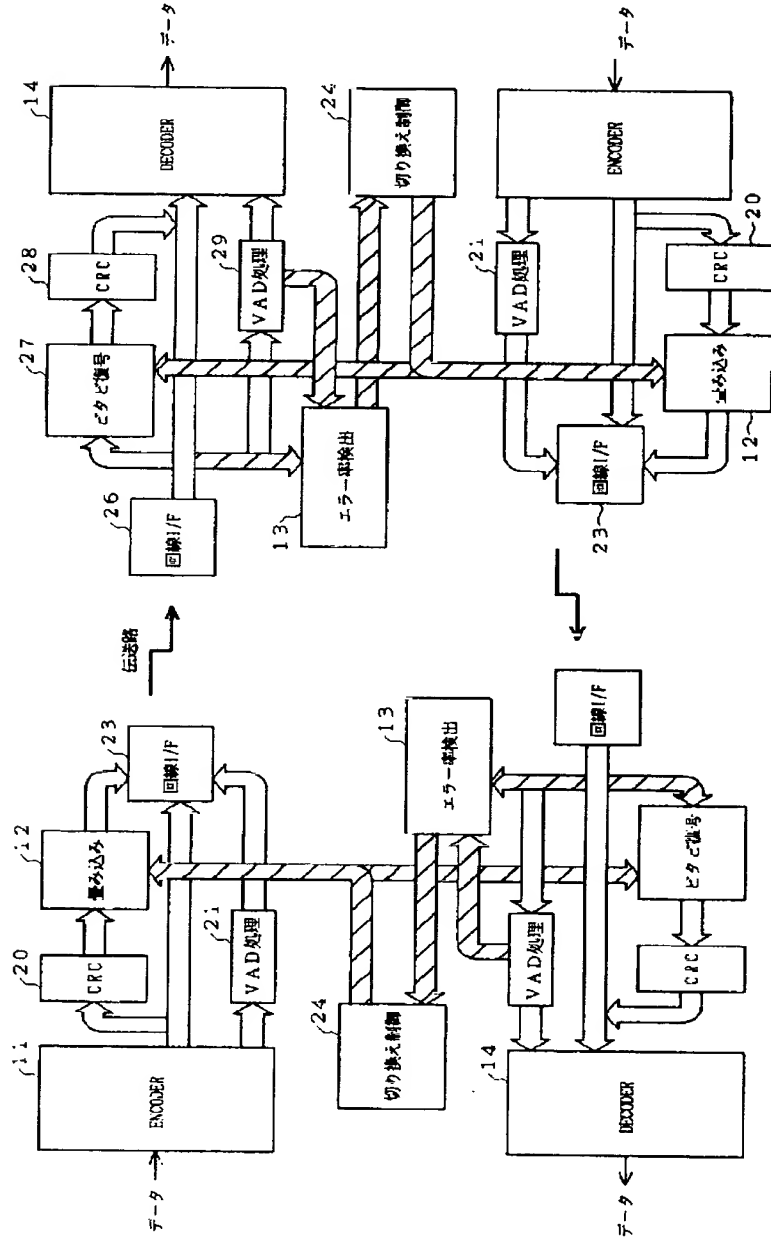
【図1】

本発明の原理ブロック図



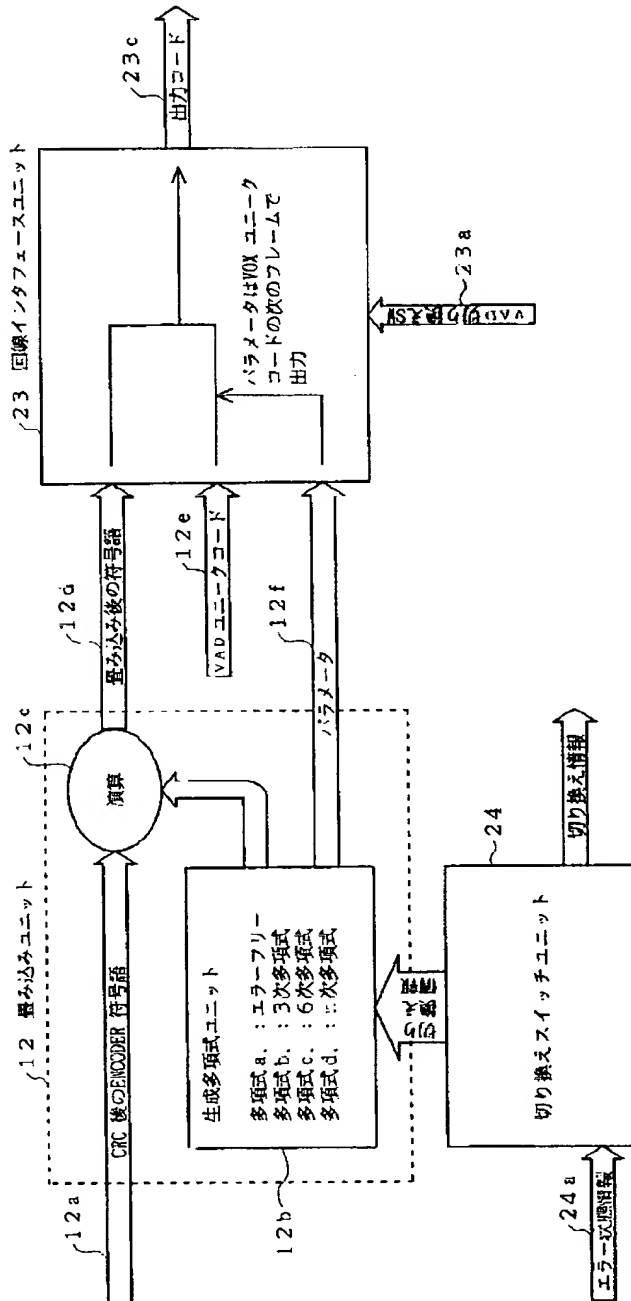
【図2】

本発明の一実施の形態例を示すブロック図



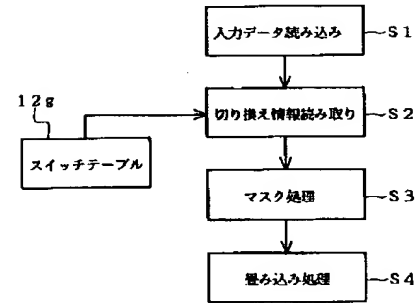
【図3】

本発明によるエンコーダの構成例を示すブロック図



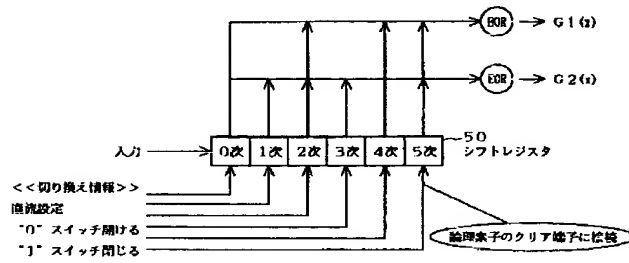
【図7】

ソフトウェアによる畳み込み演算動作を示すフローチャート



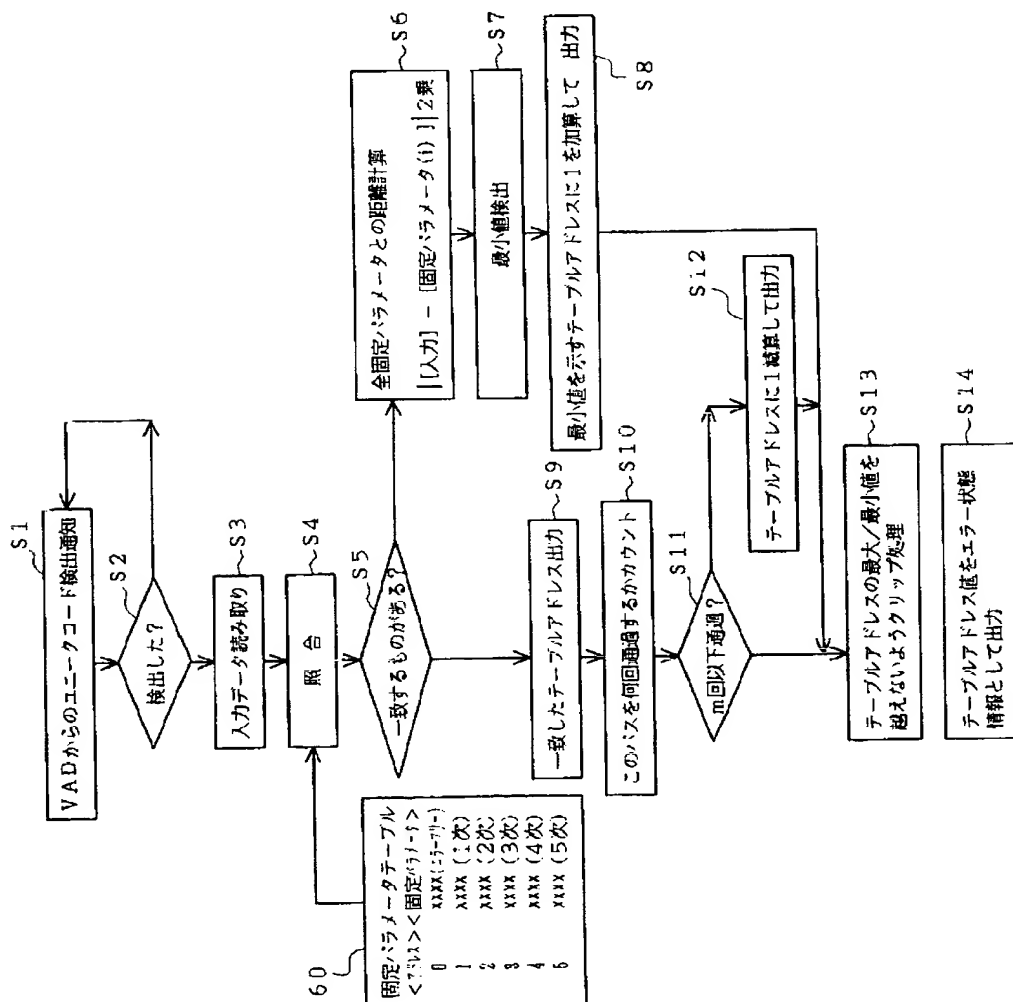
【図6】

畳み込み演算部の構成例を示すブロック図



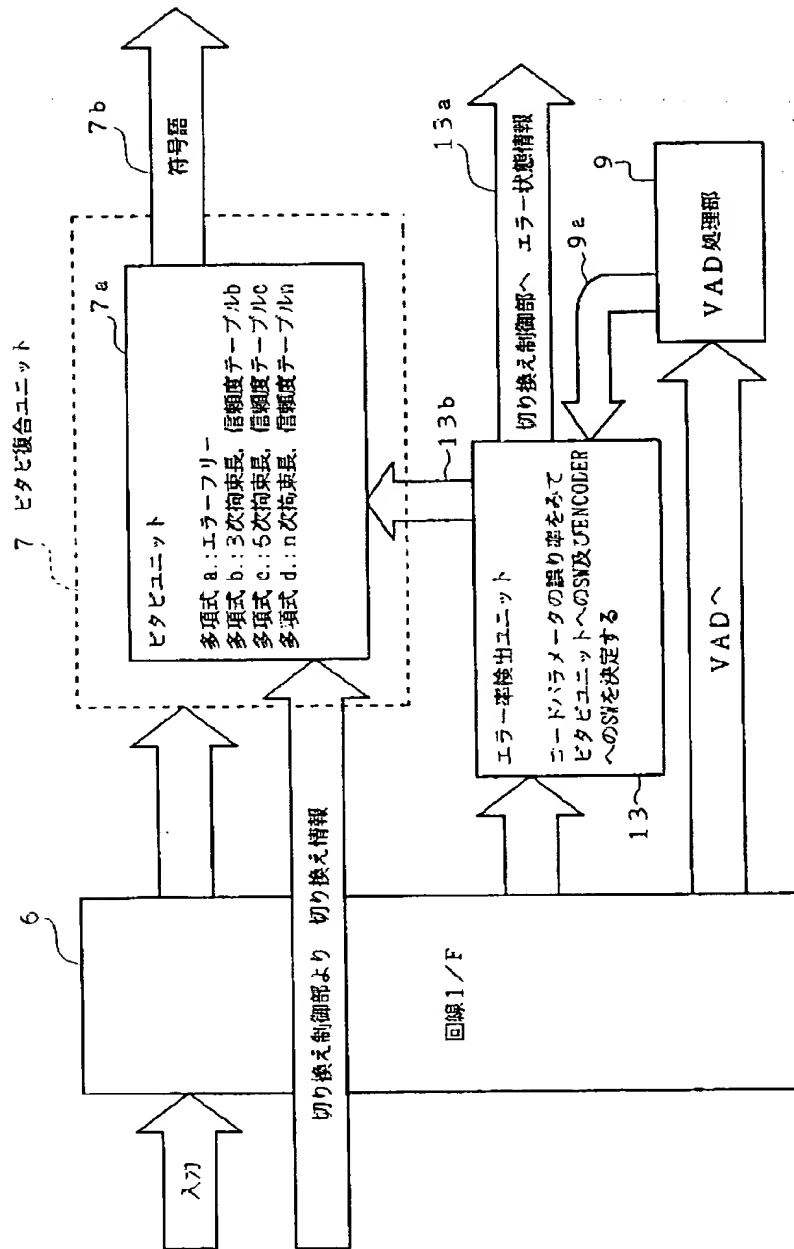
【図9】

エラー検出動作を示すフローチャート



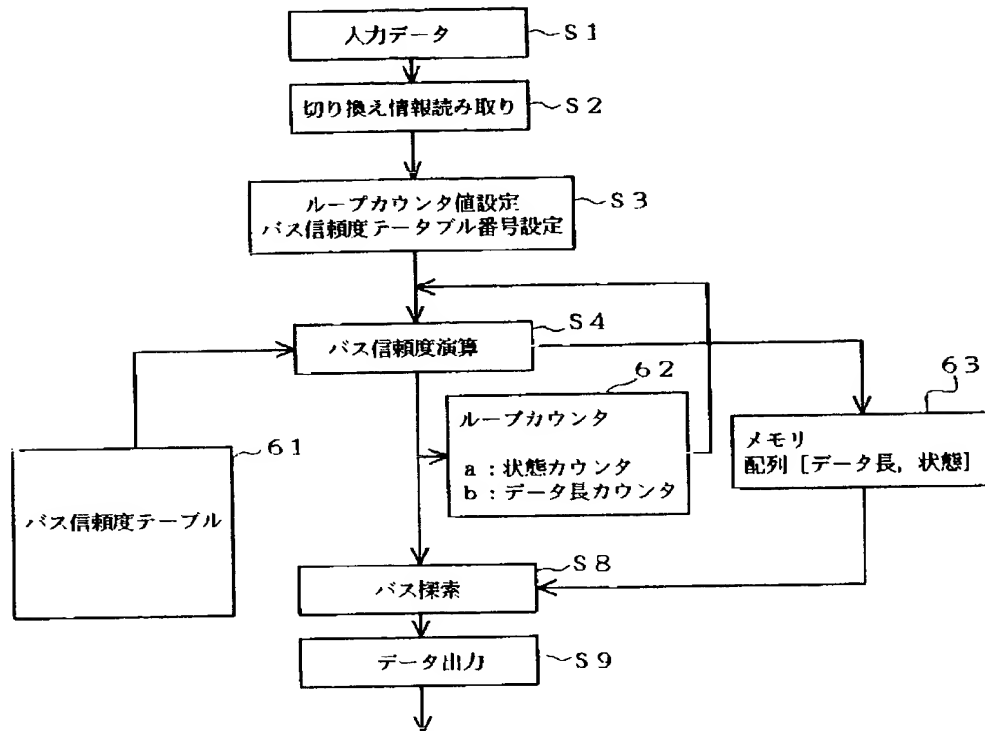
【図8】

デコーダの構成例を示すブロック図



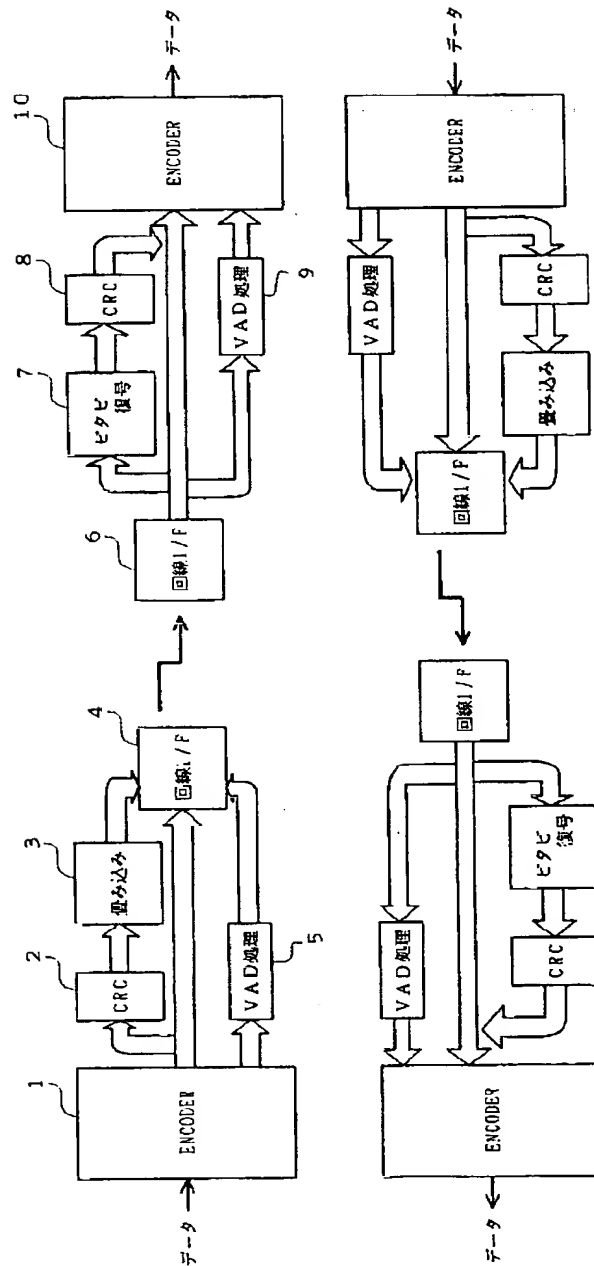
【図10】

ビタビ複合動作を示すフローチャート



【図11】

従来システムの構成例を示すブロック図



THIS PAGE BLANK (USPTO)